

(19)日本国特許庁(J.P.)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平5-137122

(43)公開日 平成5年(1993)6月1日

(51)Int.Cl.⁵

H 0 4 N 7/01

5/21

// H 0 4 N 11/20

識別記号

G 9070-5C

B 8626-5C

7337-5C

庁内整理番号

F I

技術表示箇所

審査請求 未請求 請求項の数5(全 13 頁)

(21)出願番号 特願平3-299071

(22)出願日 平成3年(1991)11月14日

(71)出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(71)出願人 000005429

日立電子株式会社

東京都千代田区神田須田町1丁目23番2号

(71)出願人 591161807

日立小金井電子株式会社

東京都小平市回田町393番地

(72)発明者 工藤 功二

東京都国分寺市東恋ヶ窪一丁目280番地

株式会社日立製作所中央研究所内

(74)代理人 弁理士 薄田 利幸 (外1名)

最終頁に続く

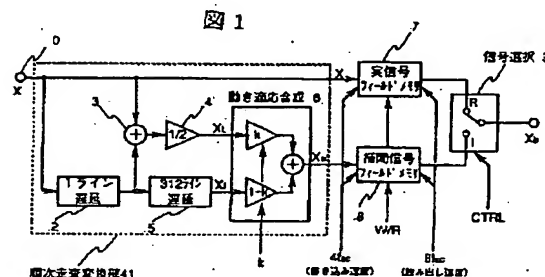
(54)【発明の名称】 映像信号の信号処理方法及び回路

(57)【要約】

【目的】 テレビ受像機の信号処理、特にフィールドフリッカを低減させるためのフィールド倍速化処理回路を提供する。

【構成】 インターレースされた映像信号を順次走査変換部(1)で順次信号に変換し、2つのフィールドメモリ(7、8)に分けて格納する。フィールドメモリ(7)では時間圧縮を行なうと共に、信号を入力走査速度の2倍で出力し、信号選択回路(9)にて、各フィールドメモリ出力を所定のタイミングで切り換えることにより、フィールド倍速化がされる。

【効果】 順次走査信号に変換して、読み出し制御によってフィールド数を2倍にするので、装置の簡易化及び画質劣化が防止される。



h: 動き検出信号
CTRL: 信号選択制御信号
WFR: フィールドメモリ制御信号
X: インターレース信号
X1: フィールド内挿信号
X2: フィールド内挿信号
X3: 動き検出信号
X4: フィールド倍速化信号

BEST AVAILABLE COPY

【特許請求の範囲】

【請求項1】 インターレース走査の映像信号から補間走査信号を作り、上記映像信号の実走査信号及び上記補間走査信号が相互に間挿された順次走査信号をつくり、上記順次走査信号をメモリに格納し、上記メモリに格納された順次走査信号の上記実走査信号及び上記補間走査信号を選択的に読み出しフィールド周期が上記インターレース走査の映像信号の1/2で、実走査信号同士のインターレース走査によって構成されるフレームと補間走査信号同士のインターレース走査によって構成されるフレームを交互に発生することを特徴とする映像信号の信号処理方法。

【請求項2】 請求項1に記載の信号処理方法において、上記メモリに格納された順次走査信号の上記実走査信号及び上記補間走査信号を選択的に読み出す処理が、上記順次走査信号の奇数（又は偶数）ラインの走査信号で構成する第1フィールド信号及び偶数（又は奇数）ラインの走査信号で構成する第2フィールド信号を形成し、実走査信号のインターレース走査信号及び補間走査信号で構成されるインターレース走査信号を交互に発生する処理であることを特徴とする映像信号の信号処理方法。

【請求項3】 請求項1又は請求項2に記載の信号処理方法において、上記インターレース走査される映像信号から順次走査の映像信号に変換する際、上記補間走査信号はフィールド間処理による外挿補間信号とフィールド内処理による内挿補間信号をそれぞれ求め、上記外挿補間信号と該内挿補間信号を画像の動き情報を用いて加重加算して得ることを特徴とする映像信号の信号処理方法。

【請求項4】 インターレース走査された映像信号を走査線補間によって順次走査の映像信号に変換する順次走査変換部と、上記順次走査の映像信号を格納するメモリと、上記メモリに格納された順次走査の映像信号を上記インターレース走査された映像信号の速度の倍の速度で、かつ、実走査ラインからなるフィールドと補間走査ラインからなるフィールドがインターレースするように読み出す回路とを有して構成されたことを特徴とする映像信号の信号処理回路。

【請求項5】 請求項4に記載の信号処理回路において、上記順次走査変換部が上記映像信号から画像の動きを検出する動き検出回路と、上記映像信号のフィールド間処理による補間信号を得る第1補間回路と、上記映像信号のフィールド内処理による補間信号を得る第2補間回路と、上記第1及び第2補間回路の出力を上記動き検出回路の出力によって合成比を制御して合成する動き適応合成回路とを有して構成されたことを特徴とする映像信号の信号処理回路。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は映像信号の信号処理方法及び回路、更に詳しくいえば、PALテレビ信号、NTSCテレビ信号等のインターレース走査された映像信号をフィールド数が倍にされた映像信号に変換する信号処理方法及び回路に関する。

【0002】

【従来の技術】 テレビ受像機では、1枚（1フレーム）の画面を形成するために、2：1のインターレース走査により1フレームを2つのフィールドに分けて表示している。図5はインターレース走査の原理を示している。同図において、横軸及び縦軸はそれぞれテレビ画面の水平方向及び垂直方向を表している。まず、奇数フィールドにおいて、実線のようにA1→A2→A3→A4→の順番で走査を行ない、次の偶数フィールドにおいて、破線のようにB1→B2→B3→B4→B5→の順番で前フィールド走査の間を埋めるように走査する。

【0003】 図6は、横軸にフィールド周期（時間）をとったときの各フィールドにおける走査信号の垂直空間位置を示したものであり、奇数フィールドと偶数フィールドでは、同図のように走査信号が互いにオフセットの関係にある。PALのテレビジョン伝送方式は、2：1のインターレースで、走査線数は625本、フィールド周波数は50Hzと規定されている。一方、NTSCのテレビジョン伝送方式は、PALと同じインターレースで、走査線数は525本、フィールド周波数は60Hzと規定されている。両方のテレビジョン伝送方式を比較すると、PALはNTSCに対して、フィールド周波数が僅か10Hz低いため、再生される映像において、フィールドの面積フリッカが顕著である。

【0004】 フリッカを低減させる技術として、一般に図7に示すような回路構成を採用し、実際の画像信号から補間の画像信号を作り、フィールド数が倍の映像信号に変換するフィールド倍速化処理が提案されている。同図において、テレビジョン信号の複合映像信号をAD変換器70でデジタル信号に変換する。デジタル化された複合映像信号は、YC分離回路71へ入力し、輝度信号（Y）と搬送色信号（C）に分離する。このうちC信号については、更に復調回路72へ入力し、ベースバンドの色差信号（u、v）に復調する。次に、分離された輝度信号（Y）信号、及び復調された色差信号（u、v）は、フィールド倍速化処理回路73へ入力される。それぞれの入力信号は、フィールドメモリ74に書き込むと共に、書き込み時の2倍の速度でフィールドメモリ74から読み出すことによってフィールド倍速化信号Y'、u'、v'を得る。

【0005】 ここで、フィールド倍速化は静止画像と動画像とで処理が異なるため、動き検出回路75により動き情報を得て、静止画像と動画像とで信号処理を切り換える。その後、倍速化されたY'信号、u'信号、v'信号は、DA変換器76で再びアナログ信号に戻され、マ

トリクス回路77へ入力し、所定の演算を行ない、赤(R)、緑(G)、青(B)の出力信号を得る。当然のことながら、映像信号の倍速化に伴い、水平及び垂直の同期信号もそれぞれ2倍にする。

【0006】上述の従来知られているフィールド倍速化処理は、入力される映像信号のフィールドとフィールドの間に仮想のフィールドを設け、フィールド数を2倍に増加させて表示する処理であるが、ここで追加される仮想のフィールド画像が適切でなければ、画質を劣化させる。よって、フィールド倍速化処理では、仮想のフィールド画像の作成が重要となる。フィールド倍速化処理に関連した技術が文献エス・エム・ビー・ティー・イー：ジャーナル、ボリューム92、ナンバー5(1983年5月)、頁552から頁561(SMPTE, Journal, Vol.92, No.5 (May 1983), pp. 552-561)に記載されている。

【0007】上記文献に記載されているフィールド倍速化処理は、映像が静止画像か動画像かによって処理アルゴリズムが異なる。図8は静止画像におけるフィールド倍速化処理のアルゴリズムを示している。同図において、入力走査信号の奇数フィールド信号(実線の丸印)は、実線の矢印で示したように各出力フレームの奇数フィールドの信号となる。同様に、入力走査信号の偶数フィールド信号(実線の四角印)は、破線の矢印で示したように各出力フレームの偶数フィールドの信号となる。この様な出力形式とするため、入力信号を一旦フィールドメモリに格納し、そのフィールドメモリから同一信号を2回ずつ出力するようにしている。つまり、フィールドメモリから一度出力した信号は、さらに所定時間後、再び同一信号が出力されるようになっている。ただし、上記フィールドメモリから出力される信号速度は入力信号走査速度の2倍である。

【0008】一方、動画像に対して上記静止画像の倍速化処理アルゴリズムを適用すると、出力フィールド(時間軸)の逆転現象が生じる。このため、動画像の場合は、図9に示すように、入力走査信号の奇数フィールド信号から出力走査信号の奇数フレーム出力の奇数及び偶数フィールドの信号を形成し、入力走査信号の偶数フィールド信号から出力走査信号の偶数フレーム出力の奇数及び偶数フィールドの信号を生成する。その際、1つの入力フィールド信号から、インターレースした2つのフィールドの出力走査信号を生成するためには、同図に示すように、連続する2つの走査信号のそれぞれに3:1の重み付けを与えて合成する。例えば、出力走査信号A1を生成する場合、(1)式に従い、出力走査信号a1を生成する場合(2)式に従う。

$$A1 = (3 \cdot A1 + A2) / 4 \quad \dots (1)$$

$$a1 = (A1 + 3 \cdot A2) / 4 \quad \dots (2)$$

【0009】上記従来の動画像に対するフィールド倍速化処理は、静止画像のフィールド倍速化処理のように、

垂直解像度の向上を図ることはできないが、時間軸の逆転現象を生じることではない。従って、合理的にフィールドフリッカの低減を図るためには、放映されるテレビジョン信号から画像の動き情報を検出し、動いている部分と静止している部分に対するフィールド倍速化処理を切り換えれば、静止画像及び動画像に適した映像が得られる。

【0010】

【発明が解決しようとする課題】上述の従来のフィールド倍速化処理は、補間フィールドの信号を生成する処理が静止画像と動画像で異なるため、処理回路を共用させることができない。そのため予め2方式のフィールド倍速化処理回路を用意しておき、これを画像の動き情報に応じて切り換える(信号経路を切り換える)ことで対応せざるを得ない。その結果、回路規模の増加を招くことになる。また、上述の従来のフィールド倍速化処理において、映像に動領域と静止領域が混在している場合は、走査信号の重心の位置が静止領域と動領域とで異なるため、画像の動き情報に応じてフィールド倍速化処理を切り換えると、静止領域と動領域の境界部分で映像が不自然になる。本発明の目的は、静止画像と動画像に共用できるフィールド倍速化処理回路を用いることにより、回路規模の増大を招くことなく、動領域と静止領域が混在する映像信号のフィールド倍速化処理ができる信号処理方法及び回路を提供することである。本発明の他の目的は、静止領域と動領域の境界部分で映像が不自然にならないフィールド倍速化処理方法及び回路を提供することにある。

【0011】

【課題を解決するための手段】上記目的を達成するため、本発明による映像信号の信号処理方法は、インターレース走査(2:1)が行なわれている入力映像信号に対し、画像の動き情報を検出することにより、動き適応の補間走査信号を作り、上記映像信号の実走査信号及び上記補間走査信号が相互に間挿された順次走査(1:1)の映像信号に変換する。そして、順次走査の映像信号をメモリに格納し、上記メモリからの走査信号の読み出しを入力信号走査速度の2倍の走査速度で行い、映像信号の静止領域と動領域に関係なく、信号の一部を所定時間シフトさせ、インターレース形式でフィールド数を2倍に増加させて表示する。即ち、フィールド周期が上記インターレース走査の映像信号の1/2で、実走査信号同士のインターレース走査によって構成されるフレームと補間走査信号同士のインターレース走査によって構成されるフレームを交互に発生するまた、本発明による映像信号の信号処理回路は、インターレース走査された入力走査信号から映像信号の動きを検出する動き検出回路と、上記入力走査信号と上記動き検出回路の出力から、実走査信号と補間走査信号とがライン単位で交互に間挿された順次走査の映像信号を作る順次走査変換回路

と、上記順次走査の映像信号を格納するメモリと、上記メモリの順次走査の映像信号を入力走査信号のライン走査速度の倍の速さで、かつ倍速されたフィールド周期で実走査信号及び補間走査信号の種別を切り替えて読み出す読みだし回路を設けて構成した。上記順次走査変換回路の補間走査信号を作る好ましい回路は、連続する入力走査信号の2ラインの信号を加算平均する第1の回路と、前フィールドの入力走査信号を出力する第2の回路と、第1の回路と第2の回路の出力に上記動き検出回路の主力に基づく係数を掛けて加算する動き適応回路から構成される。

【0012】

【作用】本発明による映像信号の信号処理方法で、動き適応の走査補間による順次走査(1:1)の映像信号への変換は、動画像、静止画像に係らず単一の走査補間処理回路で実現でき、順次走査(1:1)の映像信号からフィールド周期が倍速されたインターレース走査の生成は、メモリからの読みだし速度と、アドレス制御によって実現でき、回路装置が簡易化される。また、インターレース走査の映像信号に対し、動き適応の走査補間処理を行なう際、映像信号の静止領域の補間信号は前フィールドの信号をそのまま用い、動領域の補間信号は連続する2ラインの信号を加算平均することにより求め、動き情報に応じて上記静止領域の補間信号と上記動領域の補間信号を合成するようにしたので、補間信号の重心がずれるようなことはなく、画質の劣化が防止される。

【0013】

【実施例】以下、本発明の実施例を図面を用いて説明する。図1は本発明による映像信号の信号処理回路の1実施例の要部構成図である。図1の回路は従来技術の図7で説明したフィールド倍速化回路73に相当する部分の回路であり、他のYC分離回路71、復調回路72、動き検出回路75、DA回路76、マトリクス回路77は実質的に同じであるので、図に示されていない。

【0014】同図において、Xは複合テレビ信号から分離されるY、u、v信号を代表した映像信号で、図5、図6で説明したインターレース走査された信号に相当する。破線で囲まれた順次走査変換部1は入力端子0に加えられた入力走査信号Xを処理し、順次走査信号を生成する回路である。順次走査信号は入力である実走査信号Xと補間走査信号Xaで構成される。実走査信号Xは入力信号をそのまま出力するが、補間信号Xaはフィールド内処理による補間信号Xlとフィールド間処理による補間信号Xfとを動き適応合成回路6によって合成される。フィールド内の補間信号Xlを生成するためには、連続する2つの走査線の入力走査信号Xを加算平均するので、X信号を1ライン遅延回路2を介し、遅延前後の信号を加算器3で加算し、係数器4により(1/2)倍すればよい。一方、フィールド間による補間信号Xfを形成するためには、対応する前フィールドの空間位置と

一致する信号をそのまま利用するので、同図に示すように、1ライン遅延回路2を介したX信号をさらに312ライン遅延回路5において、312ライン分の遅延処理を施すことにより得られる。

【0015】求める補間走査信号Xaは、上記処理により求めた補間信号Xlと補間信号Xfを動き適応合成回路6において、動き制御係数kによって適応的に混合されるものであり、混合は(3)式の関係で行なわれる。

$$Xa = (1-k) \cdot Xf + k \cdot Xl \quad \dots (3)$$

ただし、 $0 \leq k \leq 1$

ここで、kは動き制御係数で、 $0 \leq k \leq 1$ の範囲にある。つまり、kは映像の動画部分では1に近づき、静止画部分では0に近づく。

【0016】その後、X信号及びXa信号はそれぞれ実信号フィールドメモリ47と補間信号フィールドメモリ8への書き込みを行なう。いわば、順次走査信号を2つのフィールドメモリ7と8に分けて格納したことになる。この時、それぞれのフィールドメモリへの書き込み速度は入力信号の標準化速度、例えば4fsc(fscは色副搬送波の周波数)で行なわれる。そしてフィールドメモリ7と8に書き込まれた信号は、走査時間が1/2倍に時間圧縮され、所定のタイミングで出力される。また、フィールドメモリ7及び8からの信号読み出し速度は、フィールド数を2倍に増加する関係で、書き込み時の2倍、すなわち、8fscで行なう。なお、フィールドメモリ7及び8への書き込み及び読み出しは、フィールドメモリ制御信号W/Rにより実行する。

【0017】実信号フィールドメモリ7と補間信号フィールドメモリ8の出力信号は信号選択回路9の入力端子R側及びI側に入力される。ここでは、出力信号がインターレースのフォーマットに沿うように、信号選択制御信号CTRLにより、R側又はI側の信号を選択し、フィールド倍速化出力信号Xbを得る。なお、コンポーネント信号は、Y、u、vの3つの信号があるので、上述のフィールド倍速化処理を3系統設けることになる。以下、走査線の空間的位置と時間的位置との関係を示す図によって、図1の実施例の各部の処理について更に詳しく説明する。

【0018】図2はインターレース走査された信号Xと補間信号Xl及びXfとの時間及び空間的位置関係を示す図である。楕円マークが補間走査信号でXl又はXfに相当する。今、実走査信号Xの走査線B₁とB₂の間に位置する補間走査信号b2(斜線で図示)を求めることに着目する。まず、映像が静止画像である場合(k=0)には、フィールド間処理により、同じ空間位置に相当する前フィールドの走査信号A2をそのまま補間走査信号として用いる、すなわち、遅延回路2及び5によって312+1ライン遅延されたフィールド間による補間信号Xfを用い、

$$b2 = A2 \quad \dots (4)$$

となる。

【0019】次に、映像が動画である場合 ($k=1$) には、フィールド内処理により、求める補間走査信号 b_2 の直上 (B_2) 及び直下 (B_3) の走査信号を加算平均したものを用いる。すなわち、遅延回路2、加算回路3、係数回路4によって得られるフィールド内の補間信号 X_L を用い、

$$b_2 = (B_2 + B_3) / 2 \quad \dots (5)$$

となる。

$$b_2 = (1-k) \cdot A_2 + k \cdot (B_2 + B_3) / 2 \quad \dots (6)$$

となる。このように画像の動き情報 (k) によって適応的に補間走査信号を生成すれば、“静止”と“動き”の境界部分が段階的に変遷するので自然な変化となる。また、他の何れの補間走査信号を求める場合にも、(6)式と全く同様の処理が行なわれる。

【0021】図3は図1の実施例における順次走査交換部1の出力である順次走査信号の時空間の位置関係を示す図である。実線の丸枠及び四角枠で示す走査信号は実走査信号 X であり、黒丸で示す走査信号は補間走査信号 X_a である。図に示すように、入力されるインターレース走査信号の中間 (黒丸) 位置の補間走査信号 X_a を求め、順次走査の映像信号に変換する。この順次走査の信号走査は図3に示すように、例えば、奇数 (1) フレームでは $A_1 \rightarrow a_1 \rightarrow A_2 \rightarrow a_2 \rightarrow A_3 \rightarrow a_3 \rightarrow A_4 \rightarrow a_4 \rightarrow A_5$ の順番で走査し、1回の走査で1フレームを形成する。

【0022】次に、図3に示す実走査信号 X と補間走査信号 X_a による順次走査信号からインターレース2:1のフィールド倍速化信号へ変換する処理について説明する。図1の実施例では、順次走査信号のうち実走査信号 X と補間走査信号 X_a は、それぞれ別々のフィールドメモリ (実信号フィールドメモリ7、及び補間信号フィールドメモリ8) に格納される。例えば、図3の順次走査信号の中で連続する2フレーム [奇数 (1)、偶数 (2)] に着目すると、奇数 (1) フレームを構成している走査信号のうち、 $A_1 \rightarrow A_2 \rightarrow A_3 \rightarrow A_4$ は実信号フィールドメモリ7に格納し、 $a_1 \rightarrow a_2 \rightarrow a_3 \rightarrow a_4$ は補間信号フィールドメモリ8に格納する。同様に、偶数 (2) フレームを構成している走査信号では、 $B_2 \rightarrow B_3 \rightarrow B_4 \rightarrow B_5$ を実信号フィールドメモリ7に格納し、 $b_1 \rightarrow b_2 \rightarrow b_3 \rightarrow b_4$ を補間信号フィールドメモリ8に格納する。

【0023】次に、実信号フィールドメモリ7及び補間信号フィールドメモリ8に格納されている信号を読み出す処理について説明する。図4は本発明によるフィールド倍速化処理のアルゴリズムを示す図である。映像出力形式はPALテレビジョン信号の場合、フィールド周波数を100Hzに増加するので、先ず最初の0.01秒間において、実信号フィールドメモリ47の走査信号を $A_1 \rightarrow A_2 \rightarrow A_3 \rightarrow A_4$ の順番で出力し、奇数 (1) フレ

*【0020】フィールド内処理による補間信号 X_L とフィールド間による補間信号 X_R は、動き適応合成回路6によって合成され、動き適応補間信号 X_a に交換される。また、映像に静止領域と動領域が混在し、その境界部分に対する補間信号 b_2 は、上記 (4) 式の補間走査信号及び上記 (5) 式の補間走査信号をそれぞれ動き情報 k により、加重加算したものをを用いる (動き適応補間)。すなわち、

*

ームの奇数 (1) フィールドを構成する。次の0.01秒間において、補間信号フィールドメモリ48の走査信号を $a_1 \rightarrow a_2 \rightarrow a_3$ の順番で出力し、奇数 (1) フレームの偶数 (2) フィールドを構成する。

【0024】一方、順次走査信号の偶数 (2) フレームをフィールド倍速化処理されたインターレース走査信号に変換する場合には、前出力フィールドの信号走査位置を考慮し、連続したインターレースのフォーマットとするため、最初の0.01秒間において、補間信号フィールドメモリ8の走査信号を $b_1 \rightarrow b_2 \rightarrow b_3 \rightarrow b_4$ の順番で出力し、偶数 (2) フレームの奇数 (1) フィールドを構成する。次の0.01秒間において、実信号フィールドメモリ7の走査信号を $B_2 \rightarrow B_3 \rightarrow B_4$ の順番で出力し、偶数 (2) フレームの偶数 (2) フィールドを構成する。以下同様に、上述の信号処理を繰り返すことによって、フィールド倍速化処理されたインターレース走査信号が形成される。つまり、順次走査信号のうち、矢印で示した信号は、時間シフトして次のフィールドで表示する。

【0025】以上説明の処理回路の動作を総括すると、先ずインターレース走査される映像信号の奇数フィールドに対応する第1の実走査信号と偶数フィールドに対応する第2の実走査フィールドに対して、それぞれ各フィールドの実走査信号の間を補う第1の補間走査信号と第2の補間走査信号を生成する。次に、上記第1と第2の実走査信号及び補間走査信号の走査時間を1/2に圧縮する。そして、時間圧縮された走査信号の出力順序は上記第1の実走査信号で構成されるフィールド、上記第1の補間走査信号で構成されるフィールド、上記第2の実走査信号で構成されるフィールド、上記第2の補間走査信号で構成されるフィールドとし、これを繰り返す。このときの信号走査速度は入力走査速度の2倍で表示する。

【0026】この様に、順次走査信号の1フレームを2つのフィールドに分割し、一方のフィールド信号を所定時間 (0.01秒) だけシフトさせると共に、それぞれ分割された2つのフィールド信号を入力信号走査速度の2倍で出力 (インターレース表示) することにより、フィールド数が2倍に増加されるので、大画面のフリッカが解消される。

【0027】以上本発明の実施例について説明したが、本発明は上記実施例に限定されるものではない。例えば、PAL信号を掲げて説明したが、NTSC信号についてもフィールドメモリの容量を変更すれば、同様に処理できる。また、フィールドメモリとして実信号フィールドメモリ47と補間信号フィールドメモリ48に分けた場合を示したが、単一のメモリで構成し、アドレス制御回路を設け、実質的に図1の実施例と同様に動作させてもよい。

【0028】

【発明の効果】本発明によれば、入力される映像信号の1フレーム(2フィールド)に対して、補間処理により走査線数が倍となった順次走査信号を作り、これをメモリに格納し、メモリからの読みだしを、実走査線と補間走査線がインターレースされフィールド数が2倍となるように読み出すので、処理アルゴリズムの異なる回路を設けて切り替え処理を行う必要が無く装置を簡易に構成できる。また、映像が動画と静止画像が混在するとき、画像の重心の移動が無いので、この点での画質の劣化を防止できる。

【図面の簡単な説明】

【図1】本発明による映像信号の信号処理回路の1実施例の構成を示すブロック図である。

【図2】図1の実施例に実施されるインターレース走査信号から順次走査信号へ変換するための補間信号生成方法を示す図である。

【図3】図1の実施例におけるインターレース走査信号に補間処理して生成された順次走査信号の構造を示す図である。

【図4】図1の実施例におけるフィールド倍速化処理の*30

*アルゴリズムを説明する図である。

【図5】インターレース走査の原理を示す図である。

【図6】インターレース走査の各フィールドにおける走査信号の垂直空間位置を示す図である。

【図7】フィールド倍速化処理回路の一般的な回路構成を示す図である。

【図8】従来技術の静止画像におけるフィールド倍速化処理のアルゴリズムを示す図である。

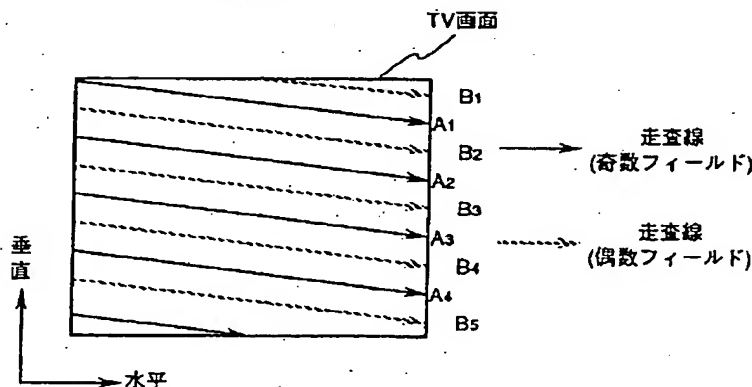
【図9】従来技術の動画におけるフィールド倍速化処理のアルゴリズムを示す図である。

【符号の説明】

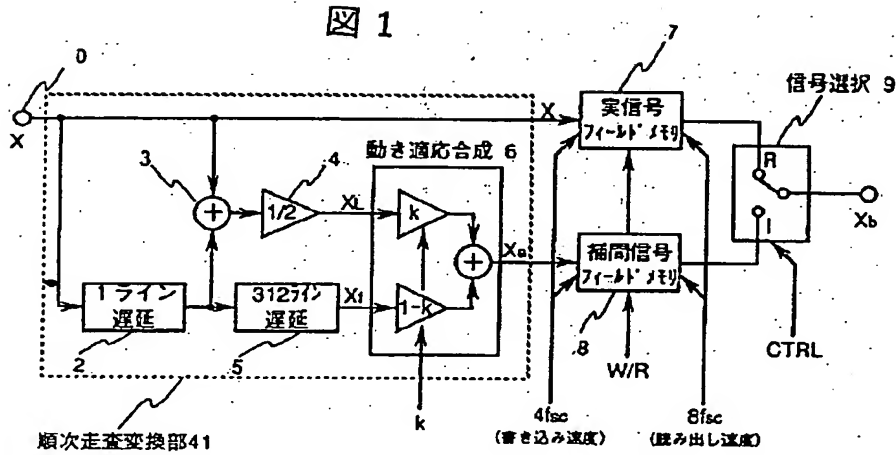
0…入力端子、75…動き検出回路、1…順次走査変換部、76…デジタル-アナログ変換器、2…1ライン遅延回路、77…マトリクス回路、3…加算器、k…動き制御信号、4…係数器、X…インターレース信号、5…312ライン遅延回路、Xf…フィールド間補間信号、6…動き適応合成回路、Xl…フィールド内補間信号、7…実信号フィールドメモリ、Xl…フィールド内補間信号、8…補間信号フィールドメモリ、Xa…動き適応補間信号、9…信号選択回路、Xb…フィールド倍速化信号、70…アナログ-デジタル変換器、W/R…フィールドメモリ制御信号、71…YC分離回路、CTRL…信号選択制御信号、72…復調回路、Y…輝度信号、73…フィールド倍速化処理回路、C…搬送色信号、74…フィールドメモリ、u、v…色差信号。

【図5】

図5

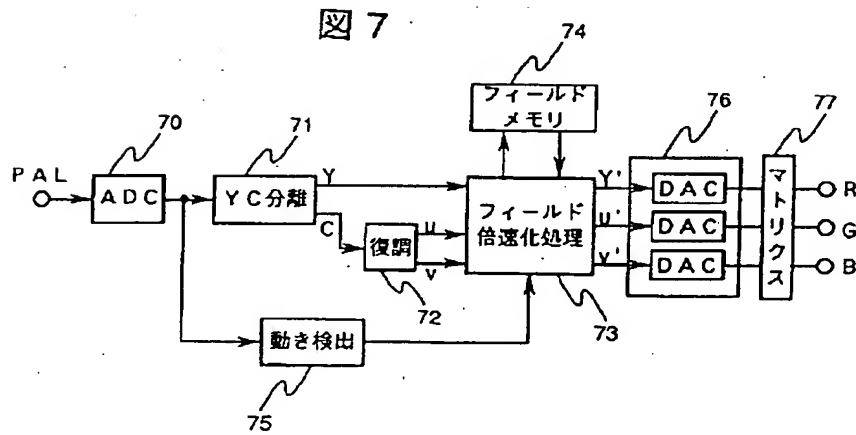


【図1】



k: 動き制御信号
 CTRL: 信号選択制御信号
 W/R: フィールドメモリ制御信号
 X: インターレース信号
 XL: フィールド内補間信号
 XI: フィールド間補間信号
 Xa: 動き適応補間信号
 Xb: フィールド倍速化信号

【図7】

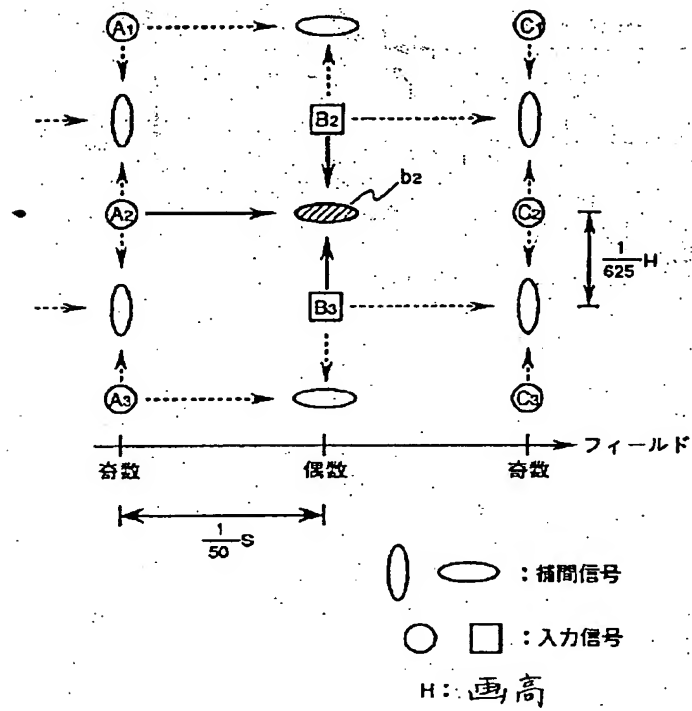


(8)

特開平5-137122

【図2】

図 2

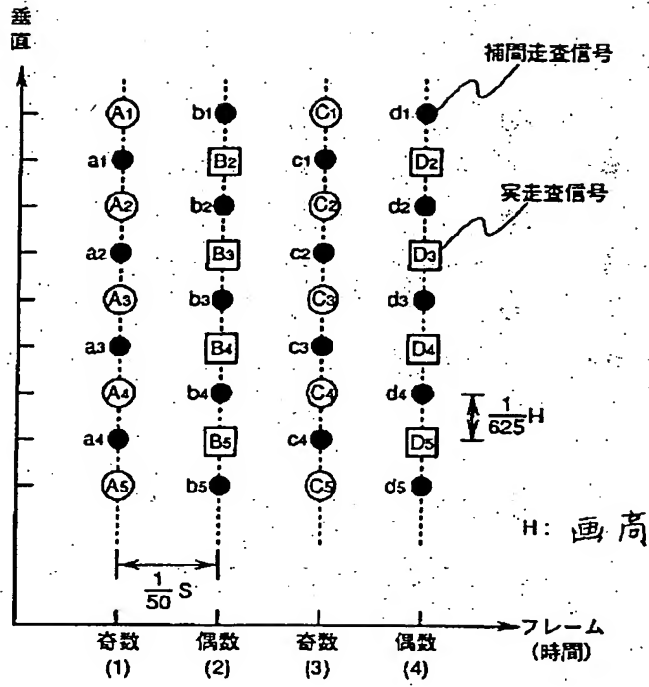


(9)

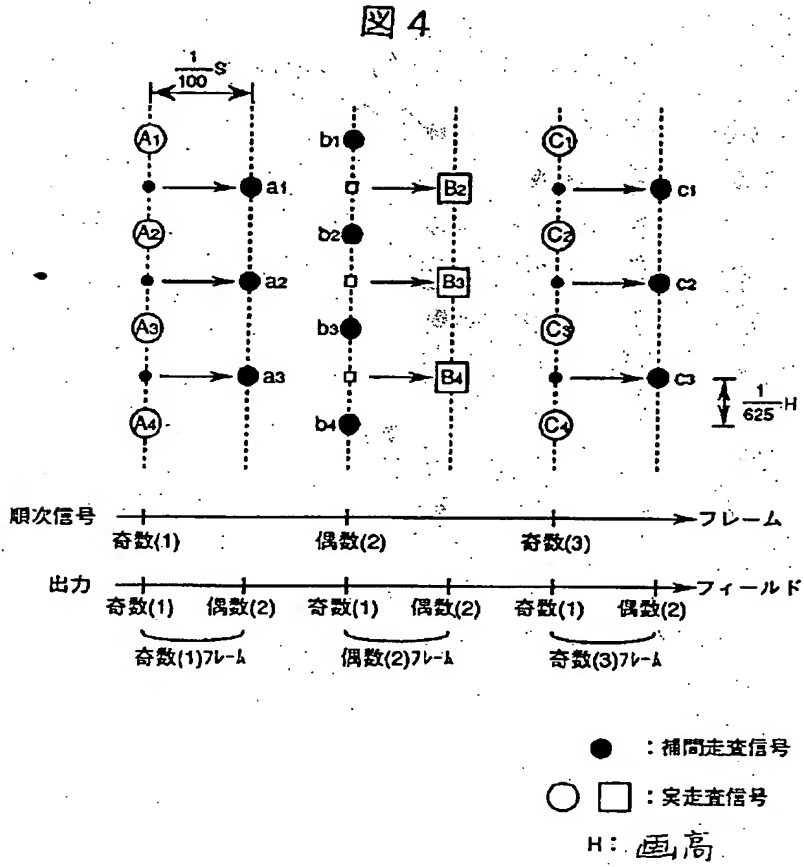
特開平5-137122

【図3】

図 3



【図4】

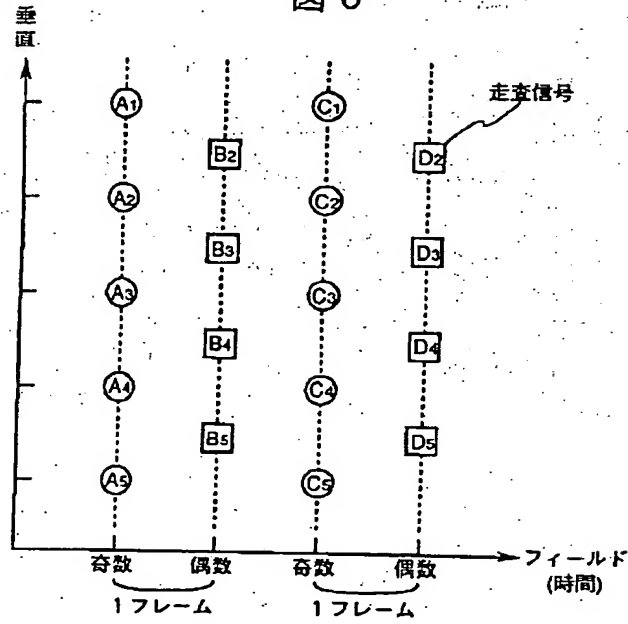


(11)

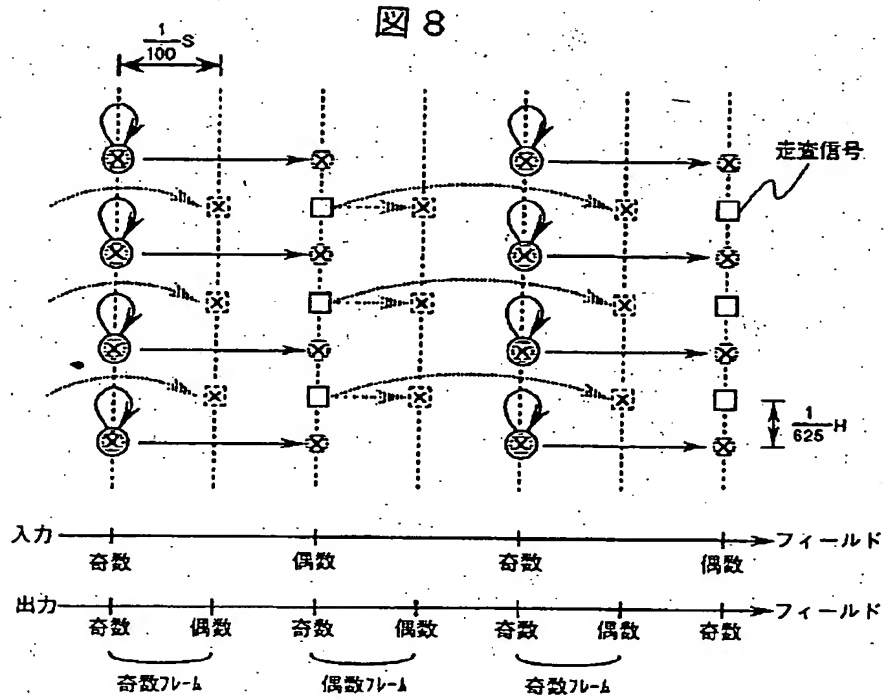
特開平5-137122

[図6]

図 6



【図8】

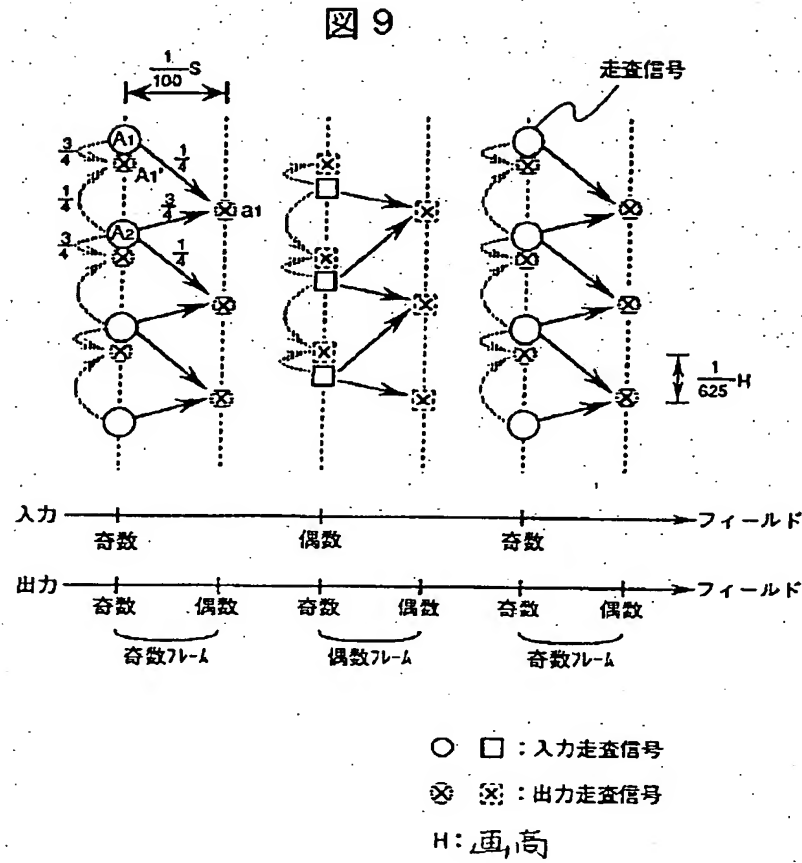


○ □ : 入力走査信号

⊗ ⊛ : 出力走査信号

H: 画高

【図9】



フロントページの続き

(72)発明者 沖 康夫
 東京都小平市回田町393番地 日立小金井
 電子株式会社内

(72)発明者 阿知葉 征彦
 東京都小平市御幸町32番地 日立電子株式
 会社開発研究所内

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☐ FADED TEXT OR DRAWING
- ☒ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.